

最先端研究開発支援プログラム

(平成22年3月10日～平成26年3月31日)

省エネルギー・スピントロニクス論理集積回路の研究開発

文部科学省「高機能・超低消費電力スピndeバィス・ストレージ基盤技術の開発」が母体

中心研究者

研究支援担当組織

制度設計,審査・選定

基金管理運用,執行担当

大野 英男

国立大学法人 東北大学

内閣府・総合科学技術会議

日本学術振興会



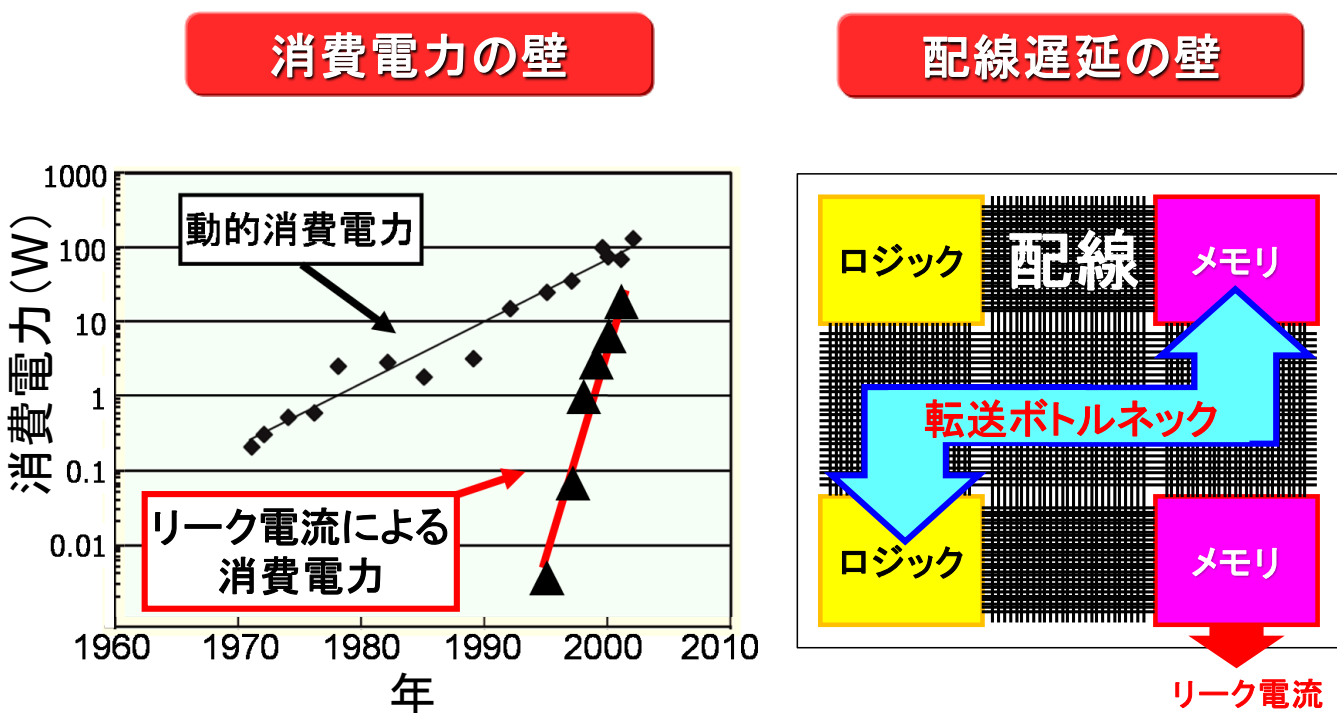
研究開発の目的

スピントロニクス素子と論理集積回路とを融合した革新的な省エネルギー論理集積回路を開発して論理集積回路の大変革・パラダイムシフトを起こし、更に、次世代半導体分野における我が国の国際的な競争力の強化に寄与するとともに、低炭素・省エネルギー社会の実現に貢献することを目的とする。

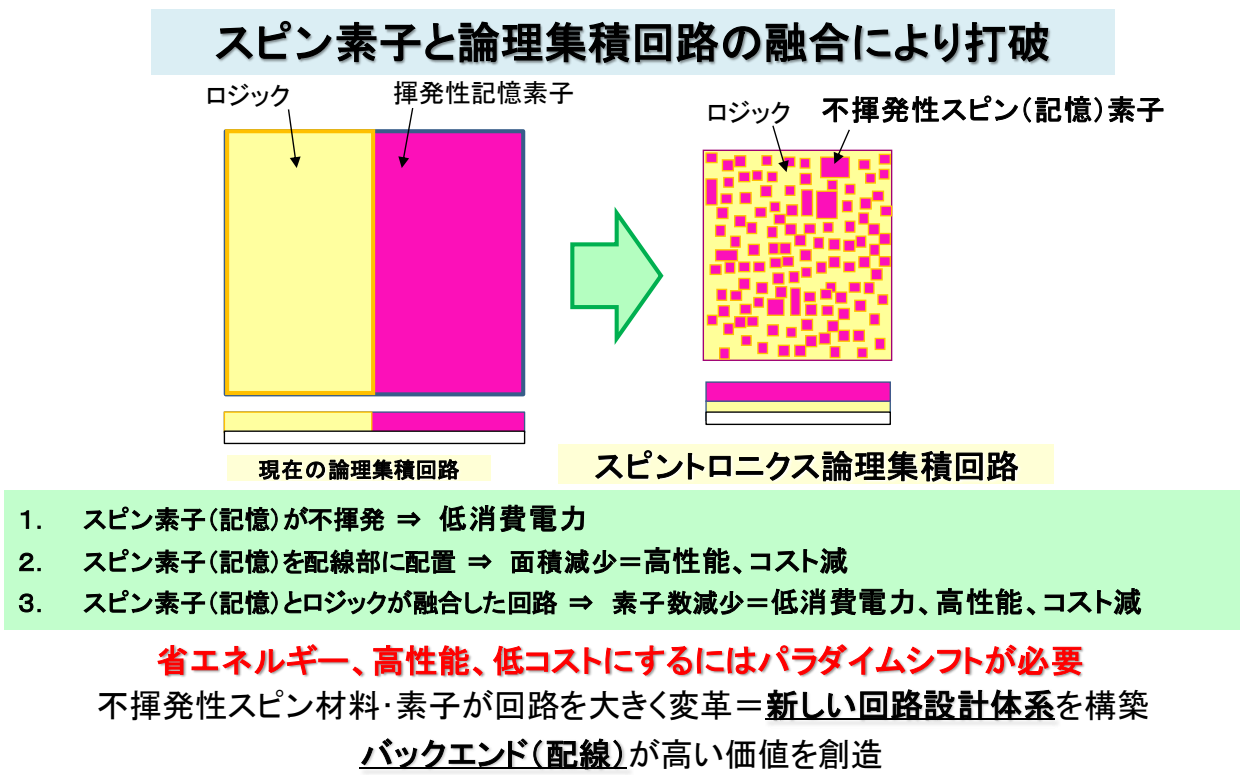
背景



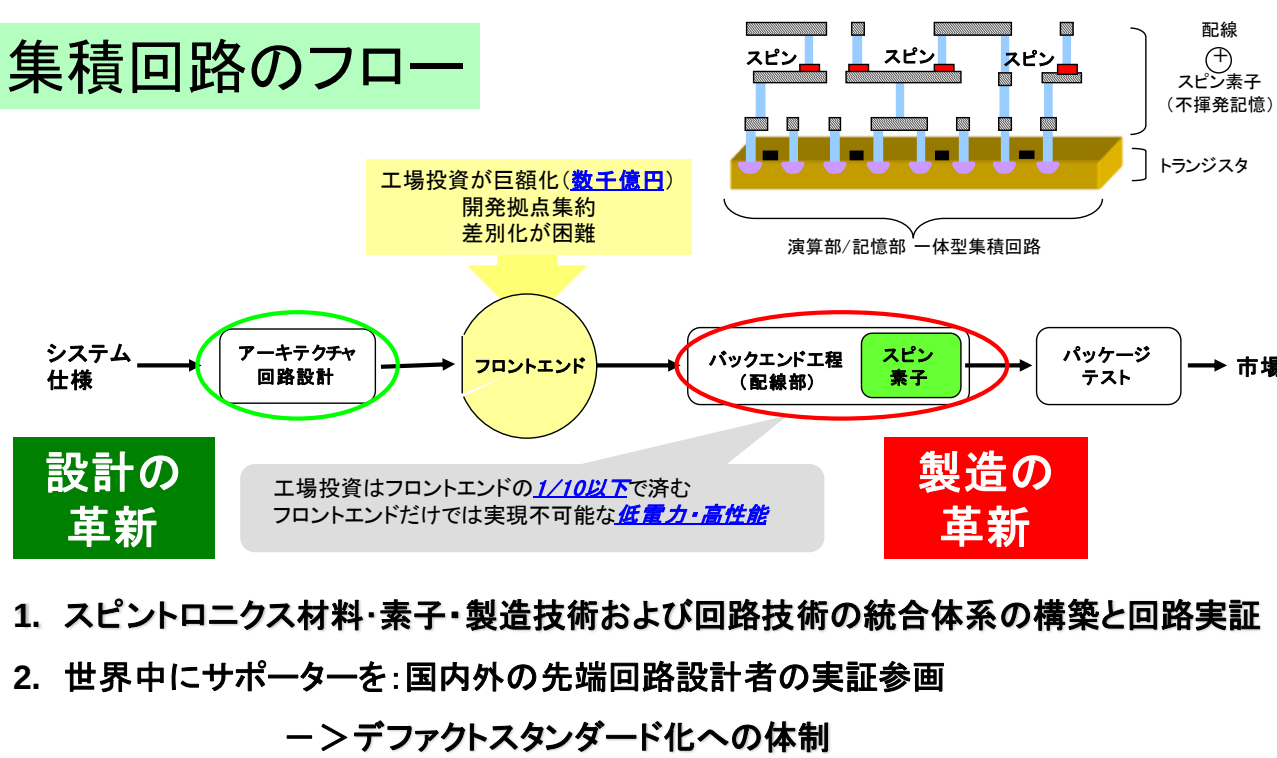
現在の論理集積回路の課題



スピントロニクス論理集積回路による大変革



スピン素子融合により論理集積回路の製造・設計を革新

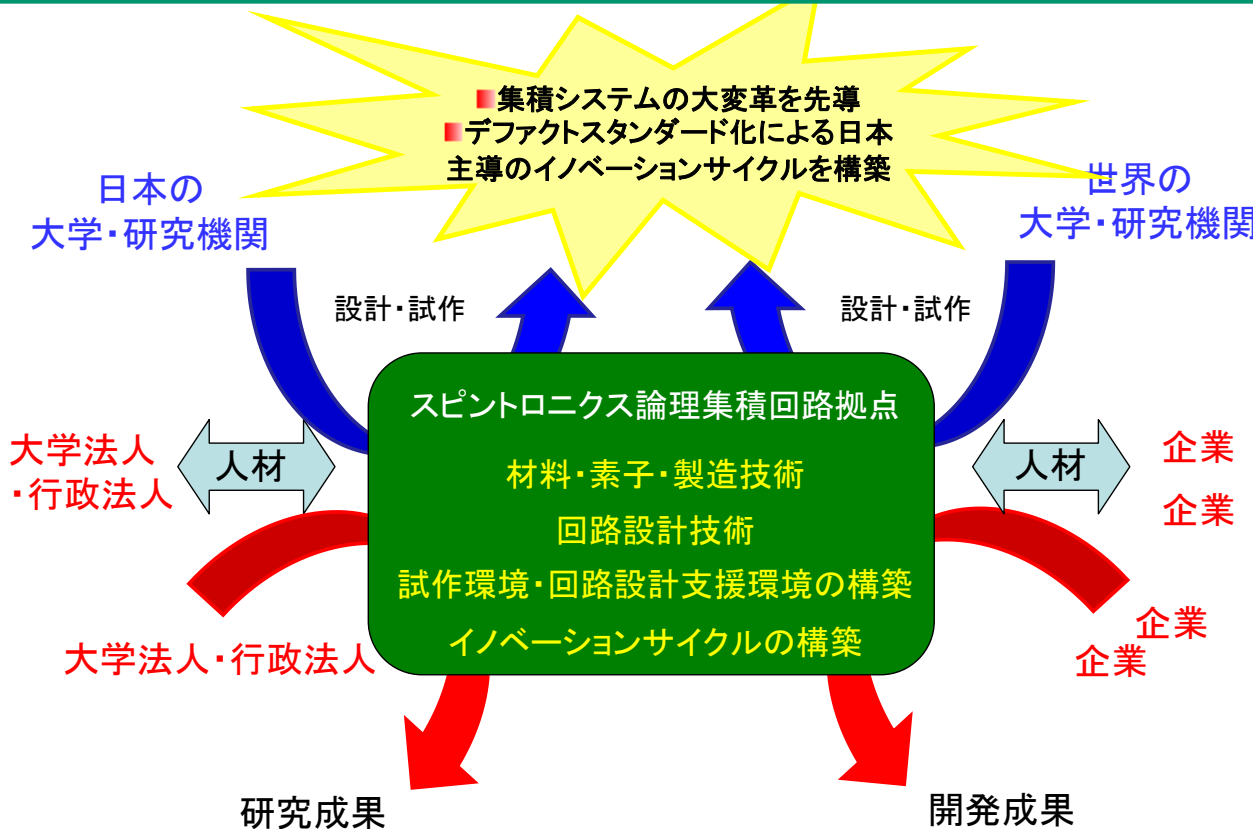


不揮発性スピン素子の優位性

“磁化”の方向で不揮発記憶を実現するスピントロニクス素子(磁気トンネル接合)のみが大変革を実現

| 不揮発性素子の特徴 | Flash | FRAM | スピントロニクス素子 |
|-----------|-------|------|------------|
| アクセス時間    | △     | ○    | ○          |
| 非破壊読出し    | ○     | △    | ○          |
| 書込み耐性     | ×     | △    | ○          |
| 微細化       | ○     | △    | ○          |
| 低電圧       | ×     | △    | ○          |

プログラムの目標・まとめ





# 省エネルギー・スピントロニクス集積化システムセンター

## Center for Spintronics Integrated Systems (CSIS)

東北大学

CSIS ホームページ <http://www.csis.tohoku.ac.jp/japanese/>



省エネルギー・スピントロニクス  
集積化システムセンター(CSIS)

センター長: 大野英男 副センター長: 遠藤哲郎、笠井直記

運営委員会

諮問委員会

技術諮問委員会

支援室

連携

科学技術振興機構

スピントロニクス材料開発

池田正二 (東北大)

スピントロニクスデバイス開発

安藤康夫 (東北大)

革新的スピントロニクス材料・デバイス研究開発

松倉文礼 (東北大)

スピントロニクス集積プロセス開発

石綿延行 (NEC)

スピントロニクス論理集積回路動作実証・IP開発

羽生貴弘 (東北大)

スピントロニクス論理集積回路手法・設計ツール開発

遠藤哲郎 (東北大)

スピントロニクス論理集積回路実証・拠点形成

杉林直彦 (NEC)

参加チーム

東北大学, 物質・材料研究機構, 日立製作所, HITACHI, アルパック, ULVAC

日本電気 NEC

TIA



TIA: つくばイノベーション・アリーナ



## 開発項目とこれまでの成果

材料・素子・製造技術

回路設計技術

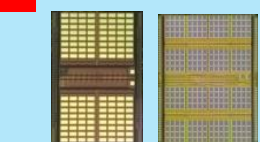
スピントロニクス論理集積回路の統合実証

デファクトスタンダード化に向けた体制構築

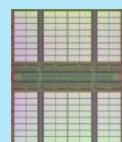
蓄積した個別技術を発展統合し、高集積化と回路規模の双方において継続的成長が可能な技術体系にステップアップ

これまでの成果

回路



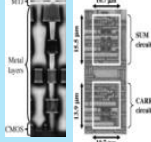
\*第一世代MRAM: 4Mbit/16Mbit (ASSCC2006)



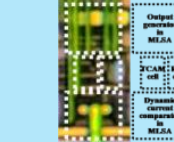
\*250MHz-MRAM (ASSCC2007)



Magnetic F/F (CICC2008)



世界初ロジックインメモリ基本演算ユニット (APEX 2008)



不揮発TCAMセル (APEX 2009)



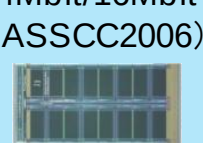
32Mb-MRAM (ISSCC2009)



不揮発LUT回路ユニット (VLSI Circuit 2009)



Driving Recorder (i-EXPO2005)



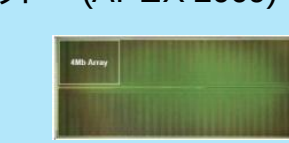
2 Mbit SPRAM (ISSCC 2007)



500MHz-MRAM (VLSI2007)



3次元積層型reconfigurable基本演算ユニット(IEDM 2008)

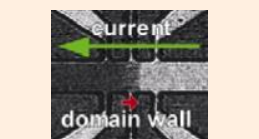


世界最大容量 32Mbit SPRAM (VLSI Circuit 2009)

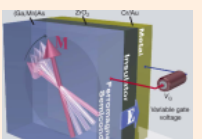


高頻度電源制御システムへの応用イメージ

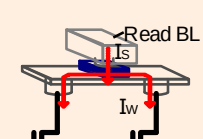
素子



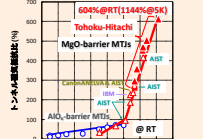
電流誘起磁壁移動 (Nature 2004、引用223回、Science 2007)



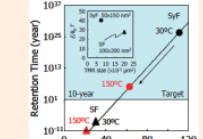
磁化ベクトルの電界制御 (Nature 2008)



\*高速混載用2T1Rセル (VLSI2006)



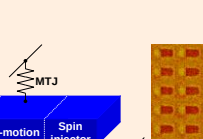
世界最高のトンネル磁気抵抗比 (APL 2008)



高熱安定性SPRAM素子 (VLSI Circuit 2009)

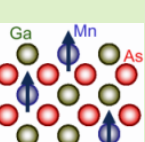


\*高速セル用低電流形状差型素子 (JAP2009)



\*垂直磁化電流誘起磁壁移動素子 (VLSI2009)

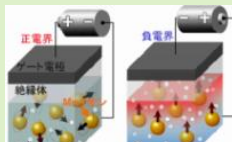
材料



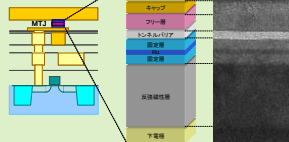
強磁性半導体の開発 (APL 1996、Science 1998、引用2301回)



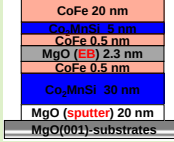
強磁性発現機構 (Science 2000、引用3335回)



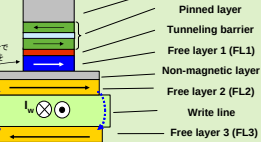
磁気相転移の電氣的制御 (Nature 2000、引用760回)



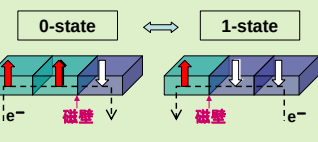
第一世代MRAM材料・インテグレーション技術 (VLSI2005)



ホイスラー合金の世界最高の磁気抵抗1275% (低温)を実現(2008)



\*高速セル用低電流形状差型磁性材料 (JAP2008)



\*垂直磁化電流誘起磁壁移動現象・材料 (JAP2008)

物理

主として、大野英男がリーダーを務めた科研費特定領域研究、日本学術振興会未来開拓学術研究推進事業、文科省ITプログラム(産学連携)、JST・ERATO、文科省次世代IT基盤構築(産学連携)の成果。および、日本電気(株)がNEDOからの助成による研究開発事業(\*)