

平成24年6月11日



東北大学

報道機関 各位

国立大学法人東北大学

スピントロニクス技術を用いて 世界初の三次元積層型スピンプロセッサを開発

【概要】

国立大学法人東北大学（総長：里見進／以下、東北大学）省エネルギー・スピントロニクス集積化システムセンター及び電気通信研究所の大野英男教授と東北大学未来科学技術共同研究センターの小柳光正教授、医工学研究科の田中徹教授のグループは、スピントロニクス技術であるスピン注入磁化反転型磁気トンネル接合（Magnetic Tunnel Junction; MTJ）デバイスを使った不揮発性メモリ（SPRAM: SPin-transfer torque RAM）と論理集積回路を三次元的にチップ積層することによって、高性能、高機能の新しい超低電力リコンフィギュラブル・スピンプロセッサ基本技術の開発に成功しました。この三次元積層型超低電力リコンフィギュラブル・スピンプロセッサは、用途や状況によって自動的に回路が書き換わるという新しいマイクロプロセッサで、三次元集積回路のもつ超高速データ転送機能とSPRAMのもつ超低電力性を生かすことによって初めて実現可能となりました。大野教授グループが磁気トンネル接合（MTJ）の作製を、小柳教授、田中教授グループが三次元積層型スピン集積回路技術およびリコンフィギュラブル・スピンプロセッサ設計を担当しました。従来の二次元集積回路が、素子の微細化が難しくなったことと消費電力の急増によって、高集積化の限界が叫ばれている中で、微細加工技術を駆使することなく高性能で、高機能の超低電力集積回路を実現できる三次元積層型スピン集積回路技術は従来の二次元集積回路を置き換える技術として注目されています。

【背景と研究経過】

従来の二次元集積回路は、素子の微細化の困難化や消費電力の急増によって、今後の高集積化が一段と難しくなっています。そのため、微細加工技術を駆使することなく高性能で、高機能の集積回路を実現できる三次元集積回路が世界的に注目され、実用化が始まっています。この複数のチップを積層した三次元集積回路は小柳教授が約20年前に提唱して世界に先駆けて開発した技術です。三次元集積回路

を採用することによって、集積回路で構成されるシステムの小型化がはかれるだけでなく、大量データの転送速度を飛躍的に高速化できるようになるので、集積回路の性能を100倍以上改善できます。また、データ転送にともなう消費電力も十分の一以下に低減できます。しかし、三次元集積回路はたくさんの集積回路チップを積層して小型化するために、動作中に発生した熱が小さな空間に閉じ込められ、熱の蓄積が大きな問題となっていました。そのため、三次元集積回路の発熱を極限まで減らす必要に迫られていました。集積回路の消費電力を低減するのに最も効果のある方法は、集積回路チップの動作中に休止している回路の電源電圧を切断して待機電力をゼロにすることです。これによって、集積回路の消費電力をさらに削減することができるようになります。このような電源遮断動作を行うためには、電源を切り離す前に回路の動作状態を不揮発性メモリに記憶しておく必要があります。電源から切り離された回路は、要求があれば、不揮発性メモリからデータを読み出して高速に動作を回復させる必要があるため、使用する不揮発性メモリは高速でなければなりません。しかし、フラッシュメモリなどの従来の不揮発性メモリは高速動作が難しいため、上述のようなことは実現できていませんでした。このような状況の中で、大野教授らのスピン注入磁化反転型磁気トンネル接合をメモリ素子として採用することによって初めて高速の不揮発性メモリが実現されました。このような高速の不揮発性メモリ技術と三次元集積回路技術を融合することによって、高集積化と超低電力化を可能とする三次元積層型スピン集積回路技術の開発が初めて可能となりました。今回は、この三次元積層型スピン集積回路技術を用いて、三次元積層型リコンフィギュラブル・スピンプロセッサの試作に世界で初めて成功しました。

【研究課題】

MTJ デバイスは形成後に通常の集積回路プロセス温度以上の高温環境に置かれるとその特性が変化するために、MTJ デバイスを搭載した集積回路を三次元積層するためには製造プロセス温度を下げる必要がありました。しかし、これまでの三次元積層化技術では製造プロセスの低温化が課題でした。また、MTJ デバイスは不揮発記憶素子の中で優れた特長を有していますが、三次元積層集積回路において高速動作・低消費電力・待機時電力ゼロを効率よく実現する技術開発が必要とされていました。

【研究手法と成果】

MTJ デバイスを搭載した集積回路を三次元積層するための製造プロセス温度の低減に関しては、MTJ デバイスの性能を劣化させないようなCMOS集積回路チップ上にスピントロニクス集積回路チップを積層する三次元積層化技術を開発しました。具体的には、低温で三次元積層化が可能なシリコン貫通配線（TSV：Through-Si Via）形成技術と金属マイクロバンプ電極接合技術を開発しました。TSV技術に関しては、シリコン集積回路チップを薄化した後、裏面からシリコン貫通銅配線（Cu-TSV）を形成するバックビア技術を開発しました。また、金属マイクロバンプ電極として金/インジウム積層金属を採用し、接合温度を低下させることに成功しました。

さらに、抵抗変化型のMTJメモリ素子をシリコンからなる集積回路と融合するために、集積回路全体を小規模の回路ブロックに分割し、この回路ブロックをMTJメモリ素子からなるSPRAMブロックで制御する手法を採用しました。また、低消費電力化をはかるために、休止状態にある回路を回路ブ

ロック単位で電源から切り離し、S P R A Mブロックに保持したデータにより再稼働することとしました。回路ブロックの切り離しおよび再接続のためには、回路ブロックとS P R A Mブロック間で大量のデータを高速に転送する必要がありますが、この高速データ転送をシリコン貫通配線（T S V）によって実現しました。三次元集積回路では、上下方向に配線長の短いシリコン貫通配線（T S V）を数万本から数十万本形成できますので、これらのT S Vを介して大量のデータを瞬時に転送することができます。しかし、転送するデータ量が多くなるとデータ転送にともなう消費電力も増えるので、データ転送するブロックの数を極力減らすために、動作頻度の高いブロックを常時監視して、動作頻度の高い回路ブロックのデータを格納するS P R A Mブロックのみを稼働させ、それ以外の回路ブロックおよびS P R A Mブロックを電源から切り離す新しい省電力化手法を提案しました。これによって消費電力を大幅に低減できる見通しを得ました。このような低電力動作は、高速のS P R A Mと三次元集積回路を用いてはじめて可能となりました。

以上のような技術を用いて、用途や状況によって自動的に回路が書き換わる新しい三次元積層型リコンフィギュラブル（再構成可能）スピンプロセッサを開発しました。この三次元積層型リコンフィギュラブル・スピンプロセッサでは、動作中に回路構成がS P R A Mに格納されたデータによって変化します。したがって、回路結線情報を外部からS P R A Mに書き込むことによって、ユーザーが自由に回路を書き換えることができるようになります。また、回路自身が、動作結果を反映して自律的に進化することも可能となります。休止状態の回路ブロックを電源から切り離して消費電力を削減することも可能であります。今回は、このような三次元積層型リコンフィギュラブル・スピンプロセッサを実際に試作して、回路が動作中に高速に書き換わることを実証しました。

【研究成果の意義】

従来の二次元集積回路が、素子の微細化の困難化や消費電力の急増によって、高集積化が一段と難しくなっている中で、三次元積層型スピン集積回路技術を開発して、微細加工技術を駆使することなく高性能で、高機能の超低電力集積回路を実現できる可能性を示したことは、今後の集積回路のあり方を大きく変えるものとしてその意義は極めて大きいものです。また、このような三次元積層型スピン集積回路技術を用いた次世代の新しい集積回路として、三次元積層型リコンフィギュラブル・スピンプロセッサを提案するとともに実際に試作して原理検証に成功しましたが、この三次元積層型リコンフィギュラブル・スピンプロセッサはこれまでの集積回路の概念を変えるものとして、今後の発展が期待されます。なお、このような成果は、三次元集積回路技術とスピンメモリ技術で世界の頂点にある東北大学の研究者の連携によって初めて達成できたことであり、その意味でも研究成果の意義は大きいものです。以下に成果の内容を要約します。

・三次元集積化技術とスピンメモリ技術を融合した新しい三次元積層型スピン集積回路の開発

低温で三次元積層化が可能なシリコン貫通配線（T S V）技術と金属マイクロバンプ電極接合技術を開発し、スピンメモリ素子（M T J）の性能を変化させることなく、スピンメモリ素子（M T J）と集積回路を三次元積層化できる三次元積層型スピン集積回路技術を世界で初めて開発することに

成功しました。

・回路の動作状態を監視し、回路をブロックごとにON-OFFさせる省電力化手法の開発

大規模な回路からなる集積回路の性能を低下させることなく省電力化を実現するために、回路全体を多くのブロックに分割して、それぞれのブロックの動作状態をSPRAMブロックに保持するとともに、各ブロックの動作状態を常時監視し、休止状態にある回路ブロックと使用頻度の少ないSPRAMブロックを一時的に電源電圧から切り離す手法を開発しました。休止状態にある回路の電源電圧を低下させてスリープ状態にするこれまでの省電力化手法にくらべて、消費電力を著しく低減できます。

・回路を高速に書き換えることのできる三次元積層型リコンフィギュラブル・スピンプロセッサの実現

三次元集積回路技術とスピメモリ技術とを適用したこの三次元積層型リコンフィギュラブル・スピンプロセッサでは、動作中に回路構成がSPRAMに格納されたデータによって高速に書き換えられ、目的に合った回路が随時構成されます。回路ブロックを高速に書き換えるためには、回路ブロックとSPRAMブロック間で回路書き換えに必要な大量のデータを高速にやり取りする必要がありますが、三次元積層型リコンフィギュラブル・スピンプロセッサで、多数のシリコン貫通配線を使って大量のデータを瞬時に転送します。そのため、高速の回路書き換えが可能となります。実際に、試作した三次元積層型リコンフィギュラブル・スピンプロセッサで回路が10ナノ秒以下の時間で高速に書き換えできることを確認しました。これまで、このような回路の高速書き換えは実現されていません。このような回路の高速書き換えは、データの並列転送が可能な三次元集積回路と高速動作が可能なスピメモリを使って初めて実現できました。このような回路の高速書き換え機能を使うと、回路が動作中に故障しても故障箇所を回避して機能を元の状態に回復できるよう瞬時に回路を再構成することが可能なので、信頼性の高い集積回路を実現できます。

なお、東北大学は今回の成果を、6月12日から14日の間、ハワイで開催される半導体集積回路技術の国際学会「VLSI Technology Symposium 2012」において、14日に発表します。

本成果は、内閣府の最先端研究開発支援プログラム（題名：「省エネルギー・スピントロニクス論理集積回路の研究開発」、中心研究者：東北大学 大野英男教授）によって得られたものです。

以 上

(お問い合わせ先)

東北大学 省エネルギー・スピントロニクス集積化
システムセンター 支援室 門脇豊 室長
022-217-6116, sien@csis.tohoku.ac.jp