



東北大学

2014年 2月12日

報道機関 各位

国立大学法人東北大学

省エネルギー・スピントロニクス集積化システムセンター

— FIRSTプログラム「省エネルギー・スピントロニクス  
論理集積回路の研究開発」 成果のまとめ —

「世界初 電子の電荷とスピンを利用した  
省エネルギー論理集積回路の性能実証および研究開発拠点構築」について

【概要】 東北大学 省エネルギー・スピントロニクス集積化システムセンター(CSIS)の大野英男センター長のグループは、日本学術振興会より助成を受けて、最先端研究開発支援プログラム「省エネルギー・スピントロニクス論理集積回路の研究開発」(平成21-25年度)を共同事業機関および委託研究機関と進め、以下の成果を得ました。(1)スピントロニクス論理集積回路を実証するための材料・素子の開発から集積回路設計・試作環境までの基盤的技術体系を構築・整備し、(2)開発した垂直磁気異方性を有する高性能スピントロニクス素子(磁気トンネル接合素子)を搭載した性能実証のための素子数100万個を超える大規模なスピントロニクス論理集積回路の設計・試作・評価を行って、(3)既存のCMOS集積回路に対して面積比×性能(遅延時間)比×消費電力比で1/64以下の性能を有する集積回路群を実証しました。これは、(4)材料から集積プロセス・回路設計技術までの一貫した開発を行ってスピントロニクス論理集積回路の性能実証ができる世界初・唯一の研究拠点を構築したことにほかなりません。今後は、研究開発をいっそう発展させ、実用化を目指した取り組みを進めてまいります。

【背景】

論理集積回路は、知的システムを集積回路チップ上に実現する現代社会の基盤技術であり、あらゆる産業製品や社会基盤の質を決定します。集積回路の歴史を振り返りますと、集積度が上がって電力消費の限界ラインに達した際、基本デバイスあるいは基本構成の根源的な変革が行われました。論理集積回路においては、待機電力も動作電力も電力消費の限界に迫っており、新たな根源的な変革が必要とされています。この限界を突破するには、動作時の電力を下げ、待機時電力をゼロにし、かつ性能を上げる方策を提示しなければなりません。そのためには、電源オフ時にも記憶を保持する高性能の不揮発素子を論理集積回路に搭載して活用することが有効です。要求される基本性能(不揮発性、高速動作、非破壊読み出し、事実上無限回の書き換え回数、微細化、低電圧動作、既存製造技術との親和性)を全て満たすことができるのはスピントロニクス素子のみであることから、高性能のスピントロニクス素子を開発し、それを搭載したスピントロニクス<sup>注1</sup>論理集積回路<sup>注2</sup>を設計・試作・評価して論理集積回路の新たなパラダイムを実証することが必要でした。

## 【プログラムの目的】

高性能のスピン트로ニクス素子を開発し、それを搭載した革新的な省エネルギー論理集積回路を開発して 論理集積回路のパラダイムシフトを起こし、更に、次世代半導体分野における我が国の国際的な競争力の強化に寄与するとともに、低炭素・省エネルギー社会の実現に貢献することを目的とします。

## 【プログラム内容】

### 1) 高性能スピン트로ニクス素子の開発

高い不揮発性と低消費電力を実現できるスピン트로ニクス素子である2重 CoFeB-MgO 界面構造を有する垂直磁気異方性磁気トンネル接合素子を開発しました。直径20nmの磁気トンネル接合で世界最高性能となる不揮発性能（熱安定性<sup>注3</sup>  $\Delta = 5.8$ ）、高トンネル磁気抵抗比<sup>注4</sup>（TMR比=120%）と低書き込み電流（書き込み電流値=24  $\mu$ A）を同時に得ました。さらに、世界最小の直径11nmの素子においてトンネル磁気抵抗効果と書換えを行う基本性能を確認しました。磁気トンネル接合を利用したスピン트로ニクス素子を用いて、半導体メモリでは実現が困難であると予測されている20nm以下の技術世代で、不揮発メモリが実現可能であることを世界で初めて示したことになります。

### 2) スピン트로ニクス論理集積回路の設計・試作・性能実証

性能実証を目的として素子数100万個を超える大規模なスピン트로ニクス論理集積回路群を設計・試作・評価しました。具体的には、(1) 高速CPUチップに混載される高速動作キャッシュメモリ、(2) 製造後にプログラム可能な汎用ゲートアレイ集積回路（FPGA）、(3) データセンターのサーバー用の文字検索など検索に特化した専用集積回路、(4) 電池駆動センサ端末等で機器制御を行うマイクロコントローラ（MCU）、です。不揮発記憶の特徴を有するスピン트로ニクス素子を搭載することによって、既存のCMOS集積回路に対して面積比×性能（遅延時間）比×消費電力比で1/64以下を実証しました。

### 3) スピン트로ニクス研究開発拠点の構築

スピン트로ニクス集積回路の設計基盤と製造基盤を整備し、スピン트로ニクス論理集積回路の設計・試作・性能実証の一連の研究活動を行うことができる世界初の研究拠点を構築しました。更に、国内外の研究者を招聘したスピン트로ニクス論理集積回路の共同開発を行い、本プロジェクトで開発した技術体系のデファクトスタンダード化に向けた取り組みを開始しました。今後は、国家プロジェクトや産学連携をベースに、平成24年10月1日に設立された東北大学国際集積エレクトロニクス研究開発センター（CIES：センター長 遠藤哲郎）と連携して研究開発をいっそう発展させ、実用化を目指した取り組みを進めてまいります。

なお、最終成果報告会を3月14日に東京国際フォーラムにおいて開催いたします。

Web site : [http://www.csis.tohoku.ac.jp/files/20140314\\_day2\\_j.pdf](http://www.csis.tohoku.ac.jp/files/20140314_day2_j.pdf)

以上

## 【用語説明】

### 注1 スピン트로ニクス

固体中の電子の電荷とスピン（磁石の性質）の両方を工学的に利用、応用する分野のこと。

### 注2 論理集積回路（システムLSI）

汎用メモリLSIに対して、論理集積回路（演算機能を有する回路）LSIのこと。MP

U (マイクロプロセッサ)、MCU (マイクロ・コントローラ・ユニット：マイコン)、ロジックLSI (特定用途：ASIC、汎用：ゲートアレイ)、などを含む。

注3 熱安定性 ( $\Delta = E/k_B T$ )

$E$ は記録層の磁気エネルギーを、 $k_B T$ は熱エネルギーを表しています。磁気トンネル接合:MTJでは、記録層の磁化方向が誤って変化すると保持していた情報を失ってしまいます。周囲の温度が室温であっても、室温の熱エネルギーによって磁化は揺らいでおり、ある確率で磁化方向が変化してしまいます。これに対して、磁気エネルギーは、磁化を一定の方向に止めるためのエネルギーです。熱安定性指数は周囲の熱エネルギーに対して、記録層の磁気エネルギーがどれだけ大きいかを比で表しており、この値が大きいほど記録保持時間が長くなります。熱安定性は不揮発性の指標となります。

注4 トンネル磁気抵抗比

強磁性層/障壁層/強磁性層の3層を基本構造とするスピントロニクス素子(磁気トンネル接合:MTJ)で、それぞれ厚さが数ナノメートルの非常に薄い層によって形成されています。2つの強磁性層の磁化が互いに平行のときMTJの抵抗は低くなり、反平行のときMTJの抵抗は高くなる性質があり、この抵抗変化率をトンネル磁気抵抗比と呼びます。TMR比は出力信号の大きさを決める指標になります。

(お問い合わせ先)

東北大学 省エネルギー・スピントロニクス集積化  
システムセンター 支援室 門脇 豊 室長  
022-217-6116, [sien@csis.tohoku.ac.jp](mailto:sien@csis.tohoku.ac.jp)