

平成24年6月11日



東北大学

Empowered by Innovation

NEC

報道機関 各位

国立大学法人東北大学
日本電気株式会社

スピントロニクス技術を用いた世界最小の待機電力ゼロ 汎用検索集積回路（TCAM）の実証 —磁石と半導体の組み合わせにより極限まで回路の高密度化を達成—

【概要】

国立大学法人東北大学（総長：里見進／以下、東北大学）省エネルギー・スピントロニクス集積化システムセンター及び電気通信研究所の大野英男教授と羽生貴弘教授のグループは、日本電気株式会社（以下、NEC）との産学連携研究により、スピントロニクス技術であるスピン注入磁化反転型磁気トンネル接合（Magnetic Tunnel Junction; MTJ）デバイス^{（注1）}とシリコンデバイスを組み合わせ、不揮発記憶機能と演算機能をコンパクトに一体化させることで、世界最少素子数の完全並列型不揮発 Ternary Content-Addressable Memory（TCAM）チップを開発しました。本回路は、300mmウェハの試作ライン^{（注2）}を利用して、NECとともに標準シリコンCMOS回路上にスピントロニクスデバイス部分を作製し、原理動作実証に成功したものです。TCAMチップは、現在、ネットワークルータのウィルスチェッカーやデータベースマシン的高速データ検索ハードウェアなどとして利用されており、この実現方法の成功は、頭脳として電子機器全般に組み込まれているシステムLSIの超低省電力化だけでなく、大容量化への道を大きく拓きました。

【背景】

現在のシステムLSIはロジック部とメモリ部が分離されたアーキテクチャであるため、ロジック部とメモリ部間のデータ転送に大きな遅延が生じるとともに、それに伴う電力消費も極めて増大するという問題があります。また、通常、メモリ部は揮発性のシリコンデバイスを組み合わせて構成されており、データを保持し続けるために待機時でも常時通電しておかなければならず、近年の極限微細プロセスにおけるシステムLSIではリーク電流に起因する待機電力の増大が大きな問題点となっています。システムLSIに対する電源を遮断すれば、リーク電流を完全にカットできますが、現在のシリコンCMOSのみの回路では内部の記憶データも消失してしまうため、待機電力問題の解決が困難でした。

TCAM（Ternary Content-Addressable Memory）は、汎用コンピュータが不得意な「情報検索」を、

高速（高並列）に実行する、いわば汎用検索集積回路であり、ネットワークルータのウィルスチェッカーやデータベースマシンのデータ検索ハードウェアとして、電子機器に利用されています。TCAMセルでは、ビットマスク機能（情報検索を、対応するビットだけスキップする機能）など高機能な情報検索を実行するため、2ビットの記憶回路とビットレベルの情報検索回路を各セル内部に含んでおり、①ビットコストが高い（セル回路当たりのトランジスタ数が多い）、②微細化プロセスでのリーク電流による待機電力が増大する、という2つの問題点が指摘されていました。もし、システムLSI中の非稼働部分の電源を遮断すれば無駄なリーク電流を完全にカットできますが、シリコンCMOS回路で構成した記憶部に蓄積されていた電子の電荷も同時に流れ出てしまい、記憶データが消滅してしまいます。つまり、電子の電荷を情報担体として用いている現在のシリコンCMOS回路では、後者（②）の問題は、解決が困難でした。

【研究経緯】

世界最高水準のMTJデバイス技術を有する東北大学の^{大野英男}教授と、不揮発記憶デバイスと演算回路をコンパクトに一体化する不揮発ロジックインメモリ回路技術^(注3)を世界に先駆けて提案してきた同大学の^{羽生貴弘}教授は、2005年以降の文部科学省プロジェクト^(注4)にて共同研究を続けてきました。その結果、MTJを用いて多ビット並列検索が可能で、かつコンパクトな不揮発TCAMを実現することに成功するに至り、昨年の「VLSI Circuit Symposium 2011」にてその研究成果を発表しました。試作した不揮発TCAMプロトタイプチップにより「瞬時読出し可能な記憶の保持」機能と、「非稼働部の電源電圧を完全に遮断する」機能を両立させることができるようになり、不揮発システムLSIの実現に向けて大きく前進しました。

【研究課題】

兼ねてからTCAMセルは2ビット記憶機能と検索機能を内蔵する必要があるため、現在の混載メモリの代表であるSRAMと比較してセル面積が大きく、高密度化が困難でした。近年の高度情報化社会では、検索対象として取り扱う情報量も激増しているため、TCAMの大容量化が重要な課題です。また、微細化の進行に伴い、LSIチップの電力消費、とりわけ待機時の電力消費が著しく増大しています。これらの問題を解決しつつ、TCAMを実用化するためには、TCAMセル面積を極限にまで抑えることと、待機電力をゼロにする機能を備えることが共に必要不可欠となります。

【研究手法と成果】

今回、東北大学の^{羽生貴弘}教授らのグループにより考案された、MTJデバイスとシリコンデバイスを組み合わせ、高機能性、低消費電力性、コンパクト性を同時に達成可能な不揮発ロジックインメモリ回路技術を用いて、従来のTCAMセル回路よりもさらに少ない素子数でセル回路のコンパクト化と不揮発化を共に実現し、試作チップによりその基本動作を実証しました。本成果は、セル内トランジスタと入出力配線を最大限に共有化することで、セル回路内のトランジスタ数を極限まで削減しました。今回の成果により、4個のトランジスタと2個のMTJデバイス（つまり、4T-2MTJ構成）でセル

回路が構成できることとなりました。これは、従来のSRAMよりも少ないトランジスタ数であり、TCAMセル回路のコンパクト化と不揮発化（すなわち、待機電力の完全遮断）を同時実現でき、超高密度不揮発TCAM実現への道が大きく拓かれました。

【研究成果の意義】

従来から懸案であったTCAMの低消費電力化および大容量化（セル回路のコンパクト化）の課題を解決するため、MTJデバイスとシリコンCMOS回路技術を組み合わせた材料・プロセス・デバイス技術と、MTJデバイスを記憶機能としてのみならず演算素子としても利用する記憶機能と演算機能をコンパクトに一体化可能な不揮発ロジックインメモリアーキテクチャに基づいて開発した結果、以下の結論が得られました。

MTJデバイスとシリコンデバイスを組み合わせた回路では、MTJデバイスへデータを書き込む際に使用する配線・トランジスタは、MTJデバイスからデータを読み出しながら演算を行う際に使用する配線・トランジスタと同時使用することがないため、2つのモードで配線とトランジスタを共有化することができます。

このことに着目し、TCAMセル回路における書込み時使用配線・トランジスタを検索時使用配線・トランジスタと完全に共有化することで、無駄な配線とトランジスタを排除し、極限までにセル回路を最適化できました。結果として、4T-2MTJ構成の不揮発TCAMセル回路が実現できました。

これは、現在の混載メモリとして代表的なSRAMと比較しても少ないトランジスタ数であり、かつ、本TCAMは待機電力を完全に遮断できる不揮発性を同時に兼ね備えており、コンパクト化（つまり、大容量化）と低消費電力化がともに達成された、究極のTCAMが実現できたこととなります。

なお、東北大学は今回の成果を、6月12日から15日まで米国ハワイで開催される半導体回路技術の国際学会「VLSI Circuit Symposium 2012」において、13日に発表します。

本成果は、内閣府の最先端研究開発支援プログラム（題名：「省エネルギー・スピントロニクス論理集積回路の研究開発」、中心研究者：東北大学 大野英男教授）によって得られたものです。

以 上

（注1）内閣府の最先端研究開発支援プログラムの中心研究者である大野英男教授らのグループで盛んに研究開発されてきた優れた特性を有するスピントロニクス素子。

（注2）つくばイノベーションアリーナ（TIA）のスーパークリーンルーム（SCR）。

（注3）ロジックインメモリアーキテクチャは、1969年にW. H. Kautzにより提案。このロジックインメモリアーキテクチャにおけるメモリ部の回路オーバーヘッドを軽減するため、①不揮発メモリ素子で置き換える、とともに②近隣の演算機能と記憶機能を同一の回路で一体化して実現することで、コンパクト化と不揮発化を実現した、現代のロジックインメモリアーキテクチャの基本

回路技術。

(注4) H14年-H18年(2002年-2006年)文部科学省・(RR2002)ITプログラム「高機能・超低消費電力メモリの開発」プロジェクト(共同研究自体は2005年から開始)、並びに、H19年-H21年(2007年-2009年)文部科学省・次世代IT基盤構築のための研究開発「高機能・超低消費電力スピンドバイス・ストレージ基盤技術の開発」プロジェクトを指す。

(お問い合わせ先)

東北大学 省エネルギー・スピントロニクス集積化
システムセンター 支援室 門脇豊 室長
022-217-6116, sien@csis.tohoku.ac.jp